

**Family list**

1 family member for:

**JP7221367**

Derived from 1 application.

- 1 ORIENTED LAMINATED FILM, ITS MANUFACTURE, ORGANIC ELECTRONIC ELEMENT, AND ITS MANUFACTURE**

Publication info: **JP7221367 A** - 1995-08-18

---

Data supplied from the *esp@cenet* database - Worldwide

DIALOG(R)File 347:JAPIO

(c) 2006 JPO & JAPIO. All rts. reserv.

04928767     \*\*Image available\*\*

ORIENTED LAMINATED FILM, ITS MANUFACTURE, ORGANIC ELECTRONIC  
ELEMENT, AND  
ITS MANUFACTURE

PUB. NO.:     07-221367 [JP 7221367 A]

PUBLISHED:     August 18, 1995 (19950818)

INVENTOR(s):   WAKITA KATSUYA  
                 KAWAKAMI TETSUJI  
                 SONODA NOBUO

APPLICANT(s): MATSUSHITA ELECTRIC IND CO LTD [000582] (A Japanese Company  
                 or Corporation), JP (Japan)

APPL. NO.:     06-009074 [JP 949074]

FILED:         January 31, 1994 (19940131)

INTL CLASS:    [6] H01L-051/00; H01L-029/786; C09D-127/12

JAPIO CLASS:   42.2 (ELECTRONICS -- Solid State Components); 14.2 (ORGANIC  
                 CHEMISTRY -- High Polymer Molecular Compounds); 14.7 (ORGANIC  
                 CHEMISTRY -- Coating Material Adhesives)

#### ABSTRACT

PURPOSE: To obtain an oriented laminated film which is improved in carrier mobility by improving the orientation of crystals in a conductive oligomer at the time of using the oligomer for an electronic element and, at the same time, to obtain an organic electronic element by using the oriented laminated film.

CONSTITUTION: After forming a gate insulating layer 12 a about 500nm thick on a silicon substrate 11, a fluoro-polymer layer 13 having about 5.mu.m thick is formed on the layer 12 by uniformly spin-coating a fluoro-polymer to the surface of the layer 12. Then an oriented film is formed by rubbing the layer 13 with a rubbing device 14. Then comb-shaped source and drain electrodes 15 composed of chromium and gold are formed on the oriented polymer film 13 by using a vacuum evaporation device and a conductive

oligomer layer 16 about 50nm thick is formed as an oriented laminated film 17 on and between the electrodes 15 by the vapor deposition method from a gaseous phase or by the casting method from a solution. Thereafter, the substrate 11 itself is formed to a gate electrode 18 after polishing the side of the substrate 11 on which no electrode is formed and removing the surface layer from the substrate 11.

(51) Int. Cl. <sup>6</sup>

H01L 51/00

29/786

// C09D127/12

識別記号

PFG

F I

H01L 29/28

29/78

311

B

9056-4M

審査請求 未請求 請求項の数 7 O L (全8頁)

(21) 出願番号

特願平6-9074

(22) 出願日

平成6年(1994)1月31日

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 脇田 克也

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(72) 発明者 川上 哲司

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(72) 発明者 園田 信雄

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

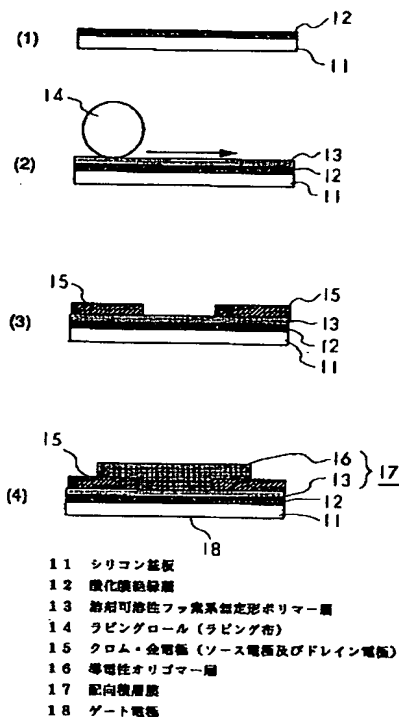
(74) 代理人 弁理士 池内 寛幸 (外1名)

(54) 【発明の名称】 配向積層膜とその製造方法及びそれを用いた有機電子素子とその製造方法

(57) 【要約】

【目的】 導電性オリゴマーを電子素子に用いるにあたってその結晶配向性を高め、キャリアの移動度を高めた配向積層膜とこの配向積層膜を用いて有機電子素子を得る。

【構成】 シリコン基板11の上に厚さ約500nmのゲート絶縁層12を形成し、その上にフッ素系ポリマーをスピンコーティング法にて均一に塗布し、厚さ約5μmのフッ素系ポリマー層13を作製する。ラビング装置14にてポリマー層13をラビング処理し配向膜とする。ポリマー配向膜13上に、真空蒸着装置にてクロム及び金から構成される櫛形のソース及びドレイン電極15を設ける。電極15上及び電極間に、厚さ約50nmの導電性オリゴマー層16を気相からの蒸着法または溶液からのキャスト法にて形成し、配向積層膜17とする。基板11の素子が形成されていない側を研磨し、表面層をはぎ取った後に基板自身をゲート電極18とする。



## 【特許請求の範囲】

【請求項 1】 溶剤可溶性フッ素系無定形ポリマー配向膜上に導電性オリゴマー層が積層されている配向積層膜。

【請求項 2】 溶剤可溶性フッ素系無定形ポリマー層をラビング処理した後、導電性オリゴマー層を前記ラビング処理した溶剤可溶性フッ素系無定形ポリマー層上に積層する配向積層膜の製造方法。

【請求項 3】 対向する 2 つの電極の間に、溶剤可溶性フッ素系無定形ポリマー配向膜上に導電性オリゴマー層が積層されている配向積層膜が存在する有機電子素子。

【請求項 4】 導電性オリゴマー層を対向する 2 つの電極の間に配置させてなる有機電子素子の製造方法であって、ラビング処理された溶剤可溶性フッ素系無定形ポリマー層の上に導電性オリゴマー層を積層することにより、配向結晶化した導電性オリゴマー層を形成することを特徴とする有機電子素子の製造方法。

【請求項 5】 溶剤可溶性フッ素系無定形ポリマーがテトラフルオロエチレンとパーフルオロ (2, 2 - ジメチル - 1, 3 - ジオキソール) とのコポリマーまたは不飽和非対称パーフルオロエーテルのラジカル環化重合体である請求項 1、2、3 または 4 に記載の配向積層膜、配向積層膜の製造方法、有機電子素子または有機電子素子の製造方法。

【請求項 6】 導電性オリゴマー層が 4 以上 6 以下の重合度を有するオリゴチオフェン化合物である請求項 1、2、3 または 4 に記載の配向積層膜、配向積層膜の製造方法、それを用いた有機電子素子または有機電子素子の製造方法。

【請求項 7】 オリゴチオフェン化合物の両末端の  $\alpha$  位がアルキル基で置換されている請求項 6 に記載の配向積層膜、配向積層膜の製造方法、有機電子素子または有機電子素子の製造方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は各種導電性オリゴマーを用いた電子素子作製に应用できる導電性オリゴマー配向積層膜とその製造方法、及び前記導電性オリゴマー配向積層膜を用いた有機電子素子とその製造方法に関するものである。

## 【0002】

【従来の技術】 有機材料を用いた導電材料としては分子中を自由に移動できる  $\pi$  電子を有する芳香環を有した芳香族系化合物もしくはポリアセチレンのような 2 重結合で結ばれた 1 次元共役高分子等が代表的なものであった。この中でも導電性オリゴマーは、導電材料として導電性ポリマー同様に各種電子素子が提案され、精力的な研究がなされている。

【0003】 これら導電性材料を用いる際には電子（または正孔）の移動度が素子の性能向上に対し非常に重要

であり、移動度の大きさに大きく影響を及ぼす因子の一つに導電性材料の分子または分子鎖の配向状態があった。

【0004】 従来、このような化合物の配向方法としては、化合物固有の分子間または分子鎖間相互作用に基づく自然配向、導電性ポリマーを形成する基板上に微細溝を設け、反応触媒をこの微細溝に埋め込むことによりポリマー形成時に選択的に配向させる方法（特開平 3-218691 号公報）、電解重合法によって導電性ポリマーを作製する際に湿潤状態の導電性ポリマーの両端を固定し、段階的に乾燥・熱処理することによりその収縮力から配向させる方法（特開平 2-44607 号公報）、導電性ポリマーの両端を固定し機械的に延伸することによって配向させる方法があった。

【0005】 さらに導電性オリゴマーに至っては分子が有する置換基同士の相互作用やファンデルワールス力による自然配向に負う点が多かった。一方、有機材料を配向させる手法としては、ポリ（テトラフルオロエチレン）（以下 PTFE）配向膜を用いる方法も報告されていた（J.C.Wittmann, P.Smith; Nature, Vol. 352, 414 (1991)）。

【0006】 さらに有機材料を導電材料として用いた電子材料の一例として例えば、電界効果トランジスター（以下 FET）においては、 $\pi$ -共役系高分子を用いたもの（特開昭 62-85224 号公報）、ポリアセチレンを用いたもの（ジャーナル オブ アプライド フィジックス; J. Appl. Phys., 54, 3255 (1983)）、ポリ（N-メチルピロール）を用いたもの（ケミストリー レターズ; Chem. Lett., 863 (1986)）等が提案されていた。

## 【0007】

【発明が解決しようとする課題】 しかし従来技術においては、大面積における導電性材料の配向及び薄膜状態での配向は不適であり、困難であった。大面積における薄膜形成及び配向化が容易であるとされる  $\pi$ -共役系高分子材料を用いた FET 素子においても、それ自身では絶縁体またはそれに近い電導度しか示さないために、電子受容性化合物または電子供与性化合物を添加することによるキャリア生成（ドーピング）のためのプロセスが必要となってくるため、素子特性の制御が困難で特性の安定性において問題が発生する。さらに導電性材料を電子素子作製に用いるにあたっては、キャリアが材料中を移動する過程においてトラップされることなく、高い移動度を持たなければならないが、オリゴチオフェン化合物等の導電性オリゴマーを配向させる良い配向方法は知られていなかった。一方、有機材料を配向させるための PTFE 配向膜を用いた分子配列技術は種々の材料、特にポリマー材料に応用されてその配向効果に対する有用性が示されているが、導電性オリゴマーの様な剛直で比較的低分子量の材料の配向に関しては、その有用性が確認されてはいなかった。

【0008】本発明は前記課題を解決するため、導電性オリゴマーを電子素子に用いるにあたってその結晶配向性を高め、キャリアの移動度を高めた導電性オリゴマー配向積層膜とその製造方法、及び前記配向積層膜を用いて作製した有機電子素子及びその製造方法を提供することを目的とする。

【0009】

【課題を解決するための手段】前記目的を達成するために、本発明の配向積層膜は、溶剤可溶性フッ素系無定形ポリマー配向膜上に導電性オリゴマー層が積層されているものである。

【0010】次に、本発明の配向積層膜の製造方法は溶剤可溶性フッ素系無定形ポリマー層をラビング処理した後、導電性オリゴマー層を前記ラビング処理した溶剤可溶性フッ素系無定形ポリマー層上に積層するという構成を備えたものである。

【0011】次に、本発明の有機電子素子は対向する2つの電極の間に、溶剤可溶性フッ素系無定形ポリマー配向膜上に導電性オリゴマー層が積層されている配向積層膜が存在するという構成を備えたものである。

【0012】次に、本発明の有機電子素子の製造方法は、導電性オリゴマー層を対向する2つの電極の間に配置させてなる有機電子素子の製造方法であって、ラビング処理された溶剤可溶性フッ素系無定形ポリマー層の上に導電性オリゴマー層を積層することにより、配向結晶化した導電性オリゴマー層を形成することを特徴とする。

【0013】前記構成においては、溶剤可溶性フッ素系無定形ポリマーがテトラフルオロエチレンとパーフルオロ(2,2-ジメチル-1,3-ジオキソール)とのコポリマーまたは不飽和対称パーフルオロエーテルのラジカル環化重合体であることが好ましい。

【0014】また、前記構成においては、導電性オリゴマー層が4以上6以下の重合度を有するオリゴチオフェン化合物からなることが好ましい。また、前記構成においては、オリゴチオフェン化合物の両末端の $\alpha$ 位がアルキル基で置換されていることが好ましい。

【0015】

【作用】前記本発明の配向積層膜によれば、溶剤可溶性フッ素系無定形ポリマー配向膜上に導電性オリゴマー層が積層されていることにより、高い配向性を有する積層膜を達成できる。

【0016】次に、前記本発明の配向積層膜の製造方法によれば、溶剤可溶性フッ素系無定形ポリマー層をラビング処理した後、導電性オリゴマー層を前記ラビング処理した溶剤可溶性フッ素系無定形ポリマー層上に積層することにより、高い配向性を有する配向積層膜を製造できる。すなわち、気相法もしくは溶液からのキャスト法からオリゴチオフェン化合物等の導電性オリゴマーをフッ素系無定形ポリマー層上に高い配向性を保ちながら積

層することが可能となる。また、フッ素系無定形ポリマー層を溶液からのキャスト法によって作製すると膜厚の制御が容易であり大面積の配向膜が実現できる。また、ラビング処理によりフッ素系ポリマー分子鎖の配向の効果だけではなく、C-F結合に起因する自発分極の効果によっても配向性が向上される。また、ラビング処理された溶剤可溶性フッ素系無定形ポリマーを用いることによってオリゴチオフェン等の導電性オリゴマーの配向性が向上するので、材料中でのキャリアの移動方向がランダムでなく異方性を持つことから、見かけ上キャリアの寿命が延びることになる。さらには配向性の向上によって結晶性が向上し、結晶粒界でキャリアがトラップされる確率が減少することにより、移動度及び電導度の向上が可能となる。

【0017】次に、本発明の有機電子素子によれば、対向する2つの電極と、溶剤可溶性フッ素系無定形ポリマー配向層上に導電性オリゴマー層が積層されている配向積層膜が存在することにより、導電性に優れた電子素子を達成できる。

【0018】次に、本発明の有機電子素子の製造方法によれば、導電性オリゴマー層を対向する2つの電極の間に配置させてなる有機電子素子の製造方法であって、ラビング処理された溶剤可溶性フッ素系無定形ポリマー層の上に導電性オリゴマー層を積層することにより、配向結晶化した導電性オリゴマー層を用いた前記有機電子素子を効率よく合理的に製造できる。

【0019】また、溶剤可溶性フッ素系無定形ポリマーがテトラフルオロエチレンとパーフルオロ(2,2-ジメチル-1,3-ジオキソール)とのコポリマーまたは不飽和対称パーフルオロエーテルのラジカル環化重合体であるという本発明の好ましい構成によれば、テトラフルオロエチレンを単独で用いるよりも、フッ素系溶剤に対する溶解度が向上し、薄膜作製時において膜の均一性と製膜性が向上する。

【0020】また、導電性オリゴマー層が4以上6以下の重合度を有するオリゴチオフェン化合物からなるという本発明の好ましい構成によれば、移動度及び電導度の向上が可能となる。すなわちオリゴチオフェン化合物は特に配向させていない場合にも電導度が重合度4の場合に $10^{-10} \text{ S/cm}$ 、重合度が5の場合に $10^{-8} \text{ S/cm}$ 、重合度が6の場合に $10^{-6} \text{ S/cm}$ と報告されており(J. Molecular Electronics, 7, 85(1991))、電子素子に応用する導電性材料として好ましいからである。さらに、これらの化合物は移動度の点においても重合度が5の場合で $10^{-5} \text{ cm}^2/\text{V}\cdot\text{S}$ 、重合度が6の場合で $5 \times 10^{-3} \sim 4 \times 10^{-1} \text{ cm}^2/\text{V}\cdot\text{S}$ と、有機材料を用いた電子素子、特にFET素子に用いる有機半導体材料として都合がよい。

【0021】また、オリゴチオフェン化合物の両末端の $\alpha$ 位がアルキル基で置換されているという本発明の好ま

しい構成によれば、前記配向積層膜の配向性を一層向上させることが可能となる。

#### 【0022】

【実施例】本実施例で言う導電性オリゴマーとは、 $\pi$ -共役系を繰り返し単位とするとともに $\pi$ 結合で結合している、繰り返し数2~10程度の化合物であり、オリゴピロール、オリゴチオフエン、オリゴ(p-フェニレンビニレン)、オリゴフェニレン及びそれらの誘導体等を示す。この中でもオリゴチオフエン化合物が好ましい。本実施例で言うオリゴチオフエン化合物とは、重合度3以上10のオリゴチオフエン及び置換基としてアルキル基もしくはアルコキシ基または、ハロゲン原子を有するオリゴチオフエン誘導体であり、特に重合度が4から6のオリゴチオフエン及び重合度が4から6であり、分子鎖末端の $\alpha$ 位にアルキル基が結合した誘導体が好ましい。これは分子鎖末端に結合したアルキル基の疎水的相互作用がPTFE配向膜表面との親和性に大きく寄与し、配向性を高めることによるものと考えるが、詳細はまだ不明確である。具体的にはターチオフエン(3量体)、クウォーターチオフエン(4量体)、クウィンキチオフエン(5量体)、セキシチオフエン(6量体)、5,5'-ジメチルターチオフエン、5,5'-ジメチルクウォーターチオフエン、5,5'-ジメチルクウィンキチオフエン、5,5'-ジメチルセキシチオフエン、5,5'-ジエチルターチオフエン、5,5'-ジエチルクウォーターチオフエン、5,5'-ジエチルクウィンキチオフエン、5,5'-ジエチルセキシチオフエン、5,5'-ジメトキシターチオフエン、5,5'-ジメトキシクウォーターチオフエン、5,5'-ジメトキシクウィンキチオフエン、5,5'-ジメトキシセキシチオフエン、5,5'-ジエトキシターチオフエン、5,5'-ジエトキシクウォーターチオフエン、5,5'-ジエトキシクウィンキチオフエン、5,5'-ジエトキシセキシチオフエン等である。また、本実施例におけるオリゴチオフエンの分子鎖の末端 $\alpha$ 位に結合するアルキル基は炭素数1及び2が好ましい。

【0023】さらに、本実施例で言う溶剤可溶性フッ素系無定形ポリマーとは、パーフルオロ(2,2-ジメチル-1,3-ジオキソール)とこれと共重合可能なコモノマーからなり、前記コモノマーとしては、テトラフルオロエチレン、クロロトリフルオロエチレン、フッ化ビニリデン、ヘキサフルオロプロピレン、トリフルオロエチレン等が挙げられる。特にテトラフルオロエチレンとパーフルオロ(2,2-ジメチル-1,3-ジオキソール)とのコポリマーまたは不飽和非対称パーフルオロエーテルのラジカル環化重合体が好ましいが、C-F結合に基づく分子内双極子モーメントまたは結晶としての双極子モーメントが大きく、パーフルオロ溶剤または有機溶剤に対して溶解性の高いものであれば特に限定されない。

【0024】また、本実施例において溶剤可溶性フッ素系無定形ポリマー配向膜上に導電性オリゴマー層を積層させる方法としては、真空蒸着法、CVD法、MBE法等の気相からの方法、スピンコーティング法、ディッピング法、ブレードコーティング法等の溶液からのキャスト法が挙げられる。この中でも特に膜厚の制御が簡便な真空蒸着法及びスピンコーティング法が好ましく、溶液からのキャスト法により作製する際には、オリゴチオフエン化合物を溶解させる溶剤としてクロロベンゼン、クロロホルム、塩化メチル、アセトン、キシレン、1,2,4-トリクロロベンゼン、ジメチルホルムアミド(DMF)等が好ましい。導電性オリゴマー層の厚さは10~10<sup>4</sup>nm程度であることが好ましい。

【0025】本実施例における配向積層膜の作成例を以下に示す。ガラス基板等の基板上に溶液からのキャスト法によってフッ素系無定形ポリマー層を形成する。このポリマー層の厚さは10<sup>2</sup>~10<sup>4</sup>nm程度であることが好ましい。次に、フッ素系無定形ポリマー層をラビング装置を用いて配向処理を行なう。このラビング装置は、綿ベルベット、レーヨン、ナイロン等のラビング布を機械的に配向させようとする材料表面にこすりつける装置であり、通常液晶配向膜作製等の配向処理を行なう装置として用いられている。この配向したフッ素系無定形ポリマー層上に真空蒸着法等の気相法または溶液からのキャスト法により導電性オリゴマー層を形成することにより自然に導電性オリゴマー層が配向される。

【0026】(実施例1)ガラス基板上にフッ素系不活性液体であるPerformance Fluids PF-5080(住友スリーエム社製)に溶解させたTeflon AF2400をスピンコーティング法にて塗布し、厚さ約5 $\mu$ mのフッ素系ポリマー薄膜を形成した。この基板をラビング装置にて配向処理を行なった。前記基板上に、1 $\times$ 10<sup>-5</sup>Torrの真空下でジメチルクウォーターチオフエン(DMQIT)を蒸着した。蒸着はタングステンボートに5mgのDMQITを入れ、蒸着源から基板面までの距離を10cmとし、抵抗加熱により行なった。この時蒸着源に流れた電流は約26Ampsであり、約30nmのDMQIT層を形成した。ラビング処理されたフッ素系ポリマー層上に形成されたDMQITの偏光スペクトルを測定したところ、ラビング方向と平行方向に測定した吸収スペクトルに対して垂直方向の吸収スペクトル比が、約1.4であり、DMQIT分子がラビング方向に配向していることがわかった。図1にフッ素系ポリマー層上に形成されたDMQITの偏光スペクトルを示す。“Pa”はラビングによるフッ素系ポリマーの配向方向に対して平行に光を入射したときの偏光スペクトルを示す。“Pe”は垂直に光を入射したときの偏光スペクトルを示す。

【0027】次に本実施例における有機電子素子の製造方法を以下に示す。基板(対向する電極のうちの一方を兼ねてもよい)上にパーフルオロ溶剤もしくは有機溶剤

に溶解させたフッ素系無定形ポリマー溶液を用いてフッ素系無定形ポリマー層を形成する。この時にフッ素系ポリマー層を形成する手法としては、スピンコーティング法、ディップコーティング法、ポットティングによる方法、スプレーによる方法等があるが特に限定されるものではない。

【0028】次にこのフッ素系無定形ポリマー層にラビング装置を用いて配向処理を行なう。配向処理後、このフッ素系ポリマー層上に導電性オリゴマー層を気相法または溶液からのキャスト法により積層する。さらに真空蒸着装置にて、電極（対向する電極の一方もしくは対向する2つの電極）を蒸着し形成する。電極と導電性オリゴマー層との形成順序はどちらが先でも構わない。すなわち、本実施例の電子素子は、構成上、本実施例に示す導電性オリゴマー配向膜を、対向する2つの電極間に配置させた電子素子であり、前述した導電性オリゴマーが、ラビング処理された溶剤可溶性フッ素系無定形ポリマー層の上に積層することにより配向結晶化した導電性オリゴマー層を形成していることを特徴としている。機能上の形態としては、各種接合型トランジスタ、電界効果トランジスタ（FET）、発光素子、整流器、太陽電池等が挙げられる。

【0029】本実施例における電子素子の例として、FET素子を作製する際の製造方法を図2を参照して以下に示す。

(1)n-ドーピングされたシリコン基板11の片側に熱酸化処理により $\text{SiO}_2$ のゲート絶縁層12を形成する。ここで、酸化膜が形成されたシリコン基板の他にもガラス基板上にITO（インジウム・錫酸化物）等の導電材料をゲート電極として形成した後、ゲート絶縁材料を形成した基板またはゲート電極自身を基板としてその上に絶縁層を形成した形式の基板を用いてもよい。

(2)ゲート絶縁層12の上に溶媒に溶解させたフッ素系ポリマーをスピンコーティング法にて均一に塗布し、フッ素系ポリマー層13を作製する。作製した後、ラビング装置14にてラビング処理を行うことにより前記ポリマー層の配向処理を行なう。

(3)(2)で作製した基板素子のフッ素系ポリマー層13上に、真空蒸着装置にてクロム及び金から構成される櫛形のソース及びドレイン電極15を設ける。

【0030】ここで、フッ素系ポリマー層13のラビング処理は電極15作製後に処理を行なってもよい。

(4)導電性オリゴマー層16を気相からの蒸着法または溶液からのキャスト法にて(3)で作製したソース及びドレイン電極15上及び電極間に形成し、配向積層膜17とする。さらに、素子が形成されていない側のシリコン基板を研磨し、表面層をはぎ取った後に基板自身をゲート電極18とする。金線を銀ペースト等の導電性ペーストにて3種類の各電極と接続し、素子の取出し線とする。

【0031】また、本実施例を用いてFET素子を作製する際には以下の様な製造方法も挙げられる（図3参照）。

(1)ガラス基板21上に溶媒に溶解させたフッ素系ポリマーをスピンコーティング法にて均一に塗布し、フッ素系ポリマー層22を作製する。作製した後、ラビング装置23にてラビング処理を行うことにより前記ポリマー層の配向処理を行なう。また、本製造方法における素子形態は、上記ガラス基板21の他にも絶縁性であり、素子としての物理的強度を保てるものであるならば、特に限定されるものではない。

(2)(1)で作製した基板素子のフッ素系ポリマー層22上に、真空蒸着装置にてクロム及び金から構成される櫛形のソース及びドレイン電極24を設ける。

【0032】ここで、フッ素系ポリマー層22のラビング処理は電極24作製後に処理を行なってもよい。

(3)導電性オリゴマー層25を気相からの蒸着法または溶液からのキャスト法にて(2)で作製したソース及びドレイン電極24上及び電極間に形成し、配向積層膜26とする。

(4)高分子系絶縁材料を溶液からのキャスト法により導電性オリゴマー層25上に形成し、ゲート絶縁層27とする。

(5)ゲート電極の大きさに合わせたマスクを用い、気相からの真空蒸着法によりゲート絶縁層27上にゲート電極28を作製する。さらに、金線を銀ペースト等の導電性ペーストにて3種類の各電極と接続し、素子の取出し線とする。

【0033】本実施例の電子素子として例示されているFET素子に用いられるゲート絶縁層としては、無機材料として $\text{SiO}_2$ 、 $\text{Ta}_2\text{O}_5$ 、有機材料としてはシアノエチルプルラン、シアノエチルセルロース、ポリビニルアルコール等の高分子系絶縁材料が挙げられるが、これに限定されない。

【0034】また、上記の製造方法はFET素子における素子形態の異なる2例について記述したものであるが、FET素子としてこの2形態に限定されるものではない。さらに本実施例はこの様なFET素子以外にも、本実施例に示す導電性オリゴマーを対向する2つの電極間に用いた電子素子に対して有効に適用し得る。

【0035】（実施例2）フッ素系無定形ポリマーである標準グレードのサイトップ（旭硝子（株）社製）を0.068g秤量し、フッ素系不活性液体PF-5080（住友スリーエム（株）社製）17gに溶解させ、フッ素系ポリマー溶液を作製した。この溶液を厚さ500nmの熱酸化膜12が形成されたシリコン基板11上にスピンコーティング法にて塗布し、厚さ約5 $\mu\text{m}$ のフッ素系ポリマー薄膜13を形成した。このポリマー薄膜層13が形成されている基板面をレーヨンからなるラビング用の布14を用いて、ラビング処理を行なった。さらにこの基板上

に、真空蒸着装置を用いて $1 \times 10^{-5}$  Torrの減圧下でクロム及び金からなる櫛形電極をチャンネル幅とチャンネル長を設定したマスクを用いて作製した。櫛形電極は約15 nmのクロム層及び約150 nmの金層からなり、クロム層は基板と金電極の密着性を向上させる目的で、クロム層の蒸着後、金層を蒸着させている。本実施例ではチャンネル幅を200  $\mu$ m、チャンネル長を6 mmに設定してソース、ドレイン電極15を作製した。ここで、素子に印加される電界方向がラビング方向と一致するように電極を配置した。さらに、このソース及びドレイン電極15の一部をアルミホイルにて覆いながら、真空蒸着装置にてジメチルセキスチオフェン(DMSxT)を蒸着した。蒸着はタングステンボートに10 mgのDMSxTを入れ、蒸着源から基板面までの距離を10 cmとし、抵抗加熱により行なった。この時蒸着源に流れた電流は約30 Amsであり、約50 nmのDMSxT層16を形成した。ラビ

$$I_D = (\mu C_0 Z/L) [(V_G - V_T) V_D - V_D^2 / 2]$$

【0037】の関係が成立する。ここで、 $C_0$ は単位面積当たりのゲート絶縁層のキャパシタンス、 $Z$ はチャンネル幅、 $L$ はチャンネル長、 $V_T$ は閾値電圧、添え字のG、Dはそれぞれゲート及びドレイン電極を指している。なお、本実施例の様にシリコン熱酸化膜の上にフッ素系ポリマーの配向膜を形成した場合には算出式におけるゲート絶縁層のキャパシタンスとはシリコン熱酸化膜とフッ素系ポリマーのキャパシタンスの直列キャパシタンスの値となる。ここで、ドレイン電圧( $V_D$ )を一定としてゲート電圧( $V_G$ )の変化に対するドレイン電流の差分をとると(数1)は簡略化され、(数2)式となる。

【0038】

【数2】

$$\Delta I_D / \Delta V_G = (\mu C_0 Z/L) V_D$$

【0039】この式にI-V特性より得られた数値を代入し、移動度を算出した。ここで、ソース及びドレイン電極15に印加される電界の方向とラビング処理によってフッ素系ポリマー鎖が配向された方向を一致させた。

【0040】上記の算出式を用いて移動度を求めたところ、ソース-ドレイン間電圧(以下S-D電圧)が10 V(ソース電圧0 V、ドレイン電圧10 V)において $8.5 \times 10^{-3}$  cm<sup>2</sup>/V sという値が得られた。

【0041】(比較例1) フッ素系ポリマー薄膜を形成せずに、実施例1同様にDMSxTを導電性オリゴマー層としてFET素子を作製した。直径0.1 mmの金線を取り出し線として各電極に銀ペーストにて接続し、半導体パラメーターアナライザー(4145A Yokogawa-Hewlett-Packard, Ltd.)にてI-V特性を測定した。実施例1と同様に移動度を算出したところ、S-D電圧が10 Vにおいて $2.3 \times 10^{-3}$  cm<sup>2</sup>/V sであった。

【0042】(実施例3) n-ドーパしたシリコン基板1

ング処理されたフッ素系ポリマー層上に形成されたDMSxTの偏光スペクトルを測定したところ、ラビング方向と平行方向に測定した吸収スペクトルに対して垂直方向の吸収スペクトル比が、約1.5であり、DMSxT分子がラビング方向に配向していることがわかった。さらに、素子が形成されていない側のシリコン基板11の表面を研磨し、シリコン基板自身をゲート電極18とした。作製したFET素子の各電極に直径0.1 mmの金線を銀ペーストにて接続し、半導体パラメーターアナライザー(4145A Yokogawa-Hewlett-Packard, Ltd.)にてI-V特性を測定した。移動度の算出は、S.M.Sze, "Physics of semiconductor device", 2nd ed., 440(Wiley, New York, 1981)において示されている移動度の算出式を用いて行なった。すなわち、I-V特性の線形領域においては、

【0036】

【数1】

1の片側表面に厚さ約500 nmのSiO<sub>2</sub>膜を作製し、絶縁層12を形成した。さらに、この基板上にフッ素系不活性液体であるPerformance Fluids PF-5080(住友スリーエム社製)に溶解させたTeflon AF2400をスピンコーティング法にて塗布し、厚さ約5  $\mu$ mのフッ素系ポリマー薄膜13を形成した。このポリマー薄膜層13が形成されている基板面をレーヨンからなるラビング用の布14を用いて、ラビング処理を行なった。この基板上に、真空蒸着装置を用いて $1 \times 10^{-5}$  Torrの減圧下でクロム及び金を櫛形電極を作製するように電極幅(チャンネル幅)と電極長さ(チャンネル長)を設定したマスクを用いてソース及びドレイン電極となる金属電極を形成した。この時、クロム層は約15 nm、金層は約150 nmであり、クロム層は基板と金電極の密着性を向上させる目的で、クロム層の蒸着後、金層を蒸着させた。チャンネル幅200  $\mu$ m、チャンネル長6 mmに設定してソース、ドレイン電極15を作製した。ここで、素子に印加される電界方向がラビング方向と一致するように電極を配置した。さらに基板に作製した電極の一部をアルミホイルで覆い、 $1 \times 10^{-5}$  Torrの真空中でジメチルクウォータチオフェン(DMQiT)を蒸着した。蒸着はタングステンボートに10 mgのDMQiTを入れ、蒸着源から基板面までの距離を10 cmとし、抵抗加熱により行なった。この時蒸着源に流れた電流は約26 Amsであり、約50 nmのDMQiT層16を形成した。ラビング処理されたフッ素系ポリマー層上に形成されたDMQiTの偏光スペクトルを測定したところ、ラビング方向と平行方向に測定した吸収スペクトルに対して垂直方向の吸収スペクトル比が、約1.4であり、DMQiT分子がラビング方向に配向していることがわかった。素子が形成されていない側のシリコン基板11の表面を研磨し、シリコン基板自身をゲート電極18とした。作製したFET素子の各電極に

金線を銀ペーストにて接続し、半導体パラメーターアナライザー(4145A Yokogawa-Hewlett-Packard, Ltd.)にてI-V 特性を測定し実施例1と同様に移動度を算出したところ、ソース-ドレイン間電圧(以下S-D 電圧)が10 V(ソース電圧0 V, ドレイン電圧-10 V)において  $5.0 \times 10^{-1} \text{ cm}^2/\text{Vs}$  という値が得られた。

【0043】(比較例2) フッ素系ポリマー薄膜を形成せずに、DMQiT を導電性オリゴマー層として実施例2と同様にFET素子を作製した。直径0.1 mmの金線を取り出し線として各電極に銀ペーストにて接続し、半導体パラメーターアナライザー(4145A Yokogawa-Hewlett-Packard, Ltd.)にてI-V 特性を測定した。実施例2と同様に移動度を算出したところ、S-D 電圧が10 Vにおいて  $1.4 \times 10^{-1} \text{ cm}^2/\text{Vs}$  であった。

【0044】

【発明の効果】以上説明した通り、本発明の配向積層膜は、溶剤可溶性フッ素系無定形ポリマー配向膜と前記ポリマー膜上に積層された導電性オリゴマー層からなるので、高い配向性を有する積層膜である。

【0045】また、本発明の配向積層膜の製造方法は、溶剤可溶性フッ素系無定形ポリマー層をラビング処理した後、導電性オリゴマー層を前記ラビング処理した溶剤可溶性フッ素系無定形ポリマー層上に積層するので、高い配向性を有する配向積層膜を製造できる。特にフッ素系無定形ポリマー層を溶液からのキャスト法によって作製すると膜厚の制御が容易であり大面積の配向膜が実現できる。また、ラビング処理によりフッ素系ポリマー分子鎖の配向の効果だけではなく、C-F 結合に起因する自発分極の効果によっても配向性が向上される。また、ラビング処理により材料中でのキャリアの移動方向がランダムでなく異方性を持つことから、見かけ上キャリアの寿命が延びることになる。さらには配向性の向上にともなって結晶性が向上し、結晶粒界でキャリアがトラップされる確率が減少することにより、移動度及び電導度の向上が可能となる。

【0046】また、本発明の有機電子素子は、対向する2つの電極と、溶剤可溶性フッ素系無定形ポリマー配向膜上に導電性オリゴマー層が積層されている配向積層膜が存在するので、導電性に優れた電子素子である。

【0047】また、本発明の有機電子素子の製造方法は、導電性オリゴマー層を対向する2つの電極の間に配置させてなる有機電子素子の製造方法であって、ラビン

グ処理された溶剤可溶性フッ素系無定形ポリマー層の上に導電性オリゴマー層を積層することにより、配向結晶化した導電性オリゴマー層を用いた前記有機電子素子を効率よく合理的に製造できる。

【0048】また、溶剤可溶性フッ素系無定形ポリマーがテトラフルオロエチレンとパーフルオロ(2,2-ジメチル-1,3-ジオキソール)とのコポリマーまたは不飽和対称パーフルオロエーテルのラジカル環化重合体であると、テトラフルオロエチレンを単独で用いるよりも、フッ素系溶剤に対する溶解度が向上し、薄膜作製時において膜の均一性と製膜性が向上する。

【0049】また、導電性オリゴマー層が4以上6以下の重合度を有するオリゴチオフェン化合物からなると、移動度及び電導度の向上が可能となる。また、オリゴチオフェン化合物の両末端の $\alpha$ 位がアルキル基で置換されていると、前記配向積層膜の配向性を一層向上させることが可能となる。

【図面の簡単な説明】

【図1】図1はラビング処理されたフッ素系ポリマー層上に形成されたDMQiT 層の偏光スペクトル分析図である。

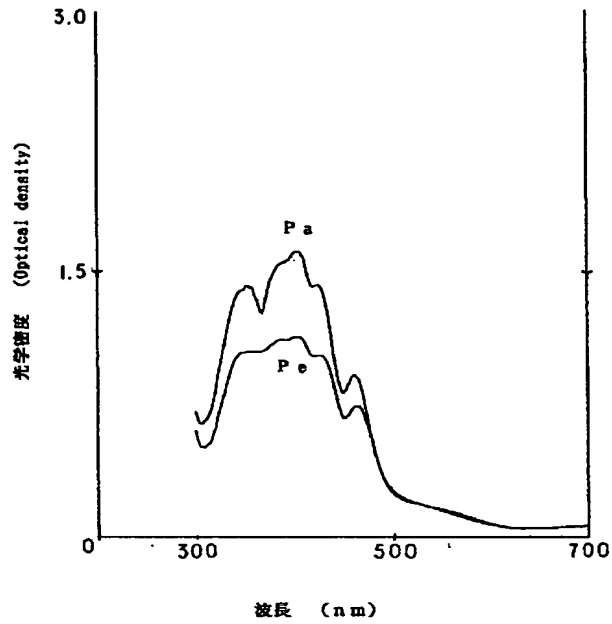
【図2】図2は本発明の一実施例の有機電子素子におけるFET素子の作製過程を示した図である。

【図3】図3は本発明の一実施例の有機電子素子におけるFET素子の作製過程を示した図である。

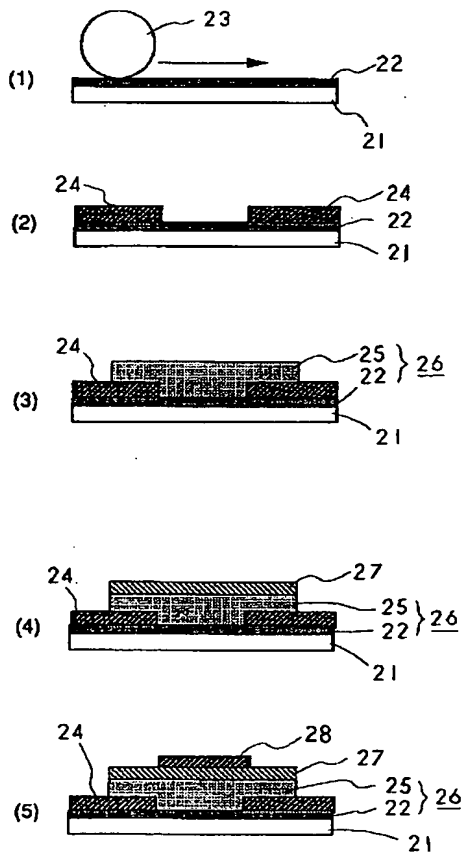
【符号の説明】

- 11 シリコン基板
- 12 酸化膜絶縁層
- 13 溶剤可溶性フッ素系無定形ポリマー層
- 14 ラビングロール(ラビング布)
- 15 クロム・金電極(ソース電極及びドレイン電極)
- 16 導電性オリゴマー層
- 17 配向積層膜
- 18 ゲート電極
- 21 ガラス基板
- 22 溶剤可溶性フッ素系無定形ポリマー層
- 23 ラビング装置
- 24 クロム・金電極(ソース電極及びドレイン電極)
- 25 導電性オリゴマー層
- 26 配向積層膜
- 27 ゲート絶縁層
- 28 ゲート電極

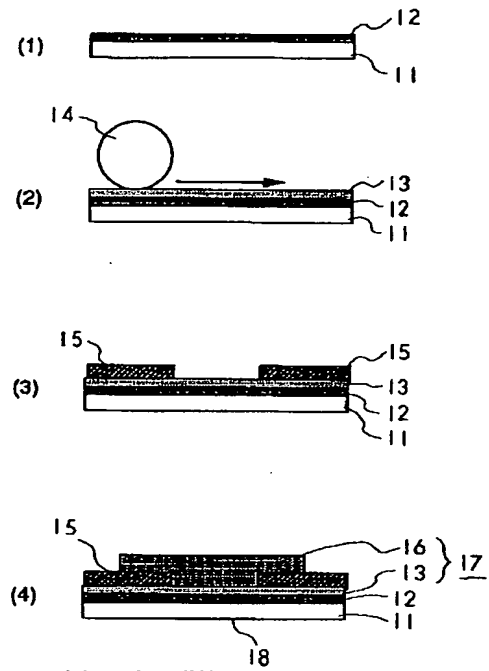
【図 1】



【図 3】



【図 2】



- 11 シリコン基板
- 12 酸化膜絶縁層
- 13 溶剤可溶性フッ素系無定形ポリマー層
- 14 ラビングロール (ラビング布)
- 15 クロム・金電極 (ソース電極及びドレイン電極)
- 16 導電性オリゴマー層
- 17 配向膜層
- 18 ゲート電極